

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## Vertically aligned liquid crystal display

Patent Number:  US6115100

Publication date: 2000-09-05

Inventor(s): KOMA NORIO (JP)

Applicant(s):: SANYO ELECTRIC CO (JP)

Requested Patent:  JP11119198

Application Number: US19980169154 19981009

Priority Number(s): JP19970279022 19971013

IPC Classification: G02F1/1337 ; G02F1/1343 ; G02F1/13

EC Classification:

Equivalents:

---

### Abstract

---

A vertically aligned type liquid crystal display includes a liquid crystal layer containing vertically aligned liquid crystal molecules and disposed between a plurality of pixel electrodes and a common electrode, wherein the orientation of the liquid crystal molecules is controlled by electric field, and wherein an refraction anisotropy  $\Delta n$  of the liquid crystal used in the liquid crystal layer and a cell gap  $d$  [  $\mu m$  ] which is a distance between the pixel electrodes and the common electrode are selected to satisfy  $\Delta n \times d$

---

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-119198

(43)公開日 平成11年(1999)4月30日

(51)Int.Cl.6

G 0 2 F 1/1333

識別記号

F I

G 0 2 F 1/1333

審査請求 未請求 請求項の数1 O.L (全6頁)

(21)出願番号

特願平9-279022

(22)出願日

平成9年(1997)10月13日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 小間 徳夫

大阪府守口市京阪本通2丁目5番5号 三  
洋電機株式会社内

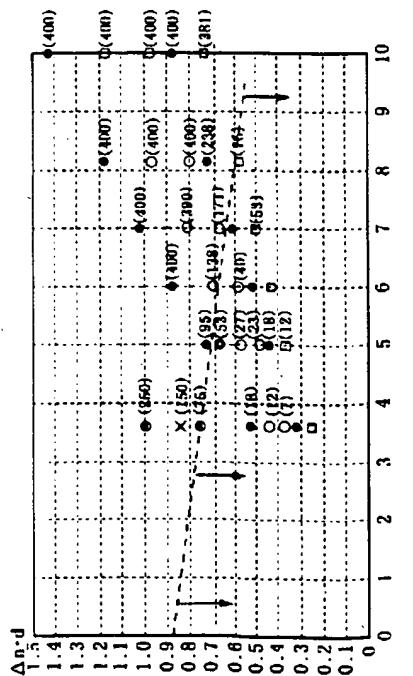
(74)代理人 弁理士 安富 耕二 (外1名)

(54)【発明の名称】 透過型液晶表示装置

(55)【要約】

【課題】 応答時間を短縮する。

【解決手段】 複数形成された表示電極(19)と対向電極(31)との間に垂直配向された液晶分子(41)を有する液晶層(40)が設けられ、電界により液晶分子(41)の配向を制御する垂直配向方式の液晶表示装置であり、液晶層(40)の液晶として使用する液晶の屈折率異方性 $\Delta n$ と、表示電極と対向電極との間の距離であるセルギャップd [ $\mu m$ ]との関係が、 $\Delta n \cdot d < -0.033 \cdot d + 0.88$ を満させるようにする。



## 【特許請求の範囲】

【請求項1】 複数形成された表示電極と対向電極との間に垂直配向された液晶分子を有する液晶層が設けられ、電界により上記液晶分子の配向を制御する垂直配向方式の液晶表示装置であって、上記液晶層の液晶として使用する液晶の屈折率異方性△nと、上記表示電極と上記対向電極との間の距離であるセルギャップd [μm]との関係が、

$$\Delta n \cdot d < -0.033 \cdot d + 0.88$$

を満足することを特徴とする透過型液晶表示装置。

## 【発明の詳細な説明】

【発明の属する技術分野】 本発明は、液晶の電気光学的な異方性を利用して表示を行う液晶表示装置 (LCD: Liquid Crystal Display) に関する、特に、応答速度の向上を達成した透過型液晶表示装置に関する。

【従来の技術】 LCDは、小型、薄型、低消費電力等の利点があり、VA機器、AV機器等の分野で実用化が進んでいる。特に、スイッチング素子として、薄膜トランジスタ (以下、TFTと略す) を用いたアクティブマトリクス型は、原理的にデューティー比100%のステップイック駆動をマルチプレクス的に行うことができ、大画面、高精細な動画ディスプレイに使用されている。TFTは電界効果トランジスタであり基板上に行列状に配置され、液晶を誘電層とした画素容量の一方を成す表示電極に接続されている。TFTはゲートラインにより同一行について一齊にオン／オフが制御されると共に、ドレンラインより画素信号電圧が供給され、TFTがオンされた画素容量に対して行列的に指定された表示用電圧が充電される。表示電極とTFTは同一基板上に形成され、画素容量の他方を成す共通電極は、液晶層を挟んで対向配置された別の基板上に全面的に形成されている。即ち、液晶及び共通電極が表示電極により区画されて表示画素を構成している。画素容量に充電された電圧は、次にTFTがオンするまでの1フィールド或いは1フレーム期間、TFTのオフ抵抗により絶縁的に保持される。液晶は電気光学的に異方性を有しており、画素容量に印加された電圧に応じて透過率が制御される。表示画素毎に透過率を制御することで、これらの明暗が表示画像として視認される。液晶は、更に、両基板との接触界面に設けられた配向膜により初期配向状態が決定される。液晶として例えば正の誘電率異方性を有したネマティック相を用い、配向ベクトルが両基板間で90°にねじられたツイストネマティック (TN) 方式がある。通常、両基板の外側には偏光板が設けられており、TN方式においては、各偏光板の偏光軸は、夫々の基板側の配向方向に一致している。従って、電圧無印加時には、一方の偏光板を通過した直線偏光は、液晶のねじれ配向に沿う形で、液晶層中で旋回し、他方の偏光板より射出され、表示は白として認識される。そして、画素容量に電圧を印加して液晶層に電界を形成することにより、液晶

はその誘電率異方性のために、電界に対して平行になるように配向を変化し、ねじれ配列が崩され、液晶層中で入射直線偏光が旋回されなくなり、他方の偏光板より射出される光量が絞り込まれて表示は暫時に黒になっていく。このように、電圧無印加時に白を示し、電圧印加に従って黒となる方式は、ノーマリー・ホワイト・モードと呼ばれ、TNセルの主流となっている。図5及び図6に従来の液晶表示装置の単位画素部分の構造を示す。図5は平面図、図6はそのG-G線に沿った断面図である。ガラス基板 (100) 上に、Cr、Ta、Mo等のメタルからなるゲート電極 (101) が形成され、これを覆ってSiNxまたは/及びSiO<sub>2</sub>等からなるゲート絶縁膜 (102) が形成されている。ゲート絶縁膜 (102) 上には、p-Si (103) が形成されている。p-Si (103) は、この上にゲート電極 (101) の形状にバターニングされたSiO<sub>2</sub>等の注入ストップバー (104) を利用して、矯、砒素等の不純物を低濃度に含有した (N-) 低濃度 (LD: Lightly dope) 領域 (LD) 、及び、その外側に同じく不純物を高濃度に含有した (N+) ソース及びドレイン領域 (S、D) が形成されている。注入ストップバー (104) の直下は、実質的に不純物が含有されない真性層であり、チャンネル領域 (CH) となっている。これら、p-Si (103) を覆ってSiNx等からなる層間絶縁膜 (105) が形成され、層間絶縁膜 (105) 上には、Al、Mo等からなるソース電極 (106) 及びドレイン電極 (107) が形成され、各々層間絶縁膜 (105) に開けられたコンタクトホールを介して、ソース領域 (S) 及びドレイン領域 (D) に接続されている。このTFTを覆う全面には、SOG (SPIN ON GLASS)、BPSG (BORON-PHOSPHO SILICATE GLASS)、アクリル樹脂等の平坦化絶縁膜 (108) が形成されている。平坦化絶縁膜 (108) 上には、ITO (indium tin oxide) 等の透明導電膜からなる液晶駆動用の表示電極 (109) が形成され、平坦化絶縁膜 (108) に開けられたコンタクトホールを介してソース電極 (106) に接続されている。これら全てを覆う全面には、ポリイミド等の高分子膜からなる配向膜 (120) が形成され、所定のラビング処理により液晶の初期配向を制御している。一方、液晶層を挟んで基板 (100) に対向する位置に設置された別のガラス基板 (130) 上には、ITOにより全面的に形成された共通電極 (131) が設けられ、共通電極 (131) 上にはポリイミド等の配向膜 (133) が形成され、ラビング処理が施されている。ここでは、液晶 (110) に負の誘電率異方性を有したネマティック相を用い、配向膜 (120、133) として垂直配向膜を用いたDAP (deformation of vertically aligned phase) 型を示した。DAP型は、電圧制御複屈折 (ECB: electrically controlled birefringence) 方式の一つであり、液晶分子長軸と短軸との屈折率の差、即

ち、複屈折を利用して、透過率を制御するものである。DAP型では、電圧印加時には、直交配置された偏光板の一方を透過した入射直線偏光を液晶層において、複屈折により梢円偏光とし、液晶層の電界強度に従ってリターデーション量、即ち、液晶中の常光成分と異常光成分の位相速度の差を制御することで、他方の偏光板より所望の透過率で射出させる。この場合、電圧無印加状態から印加電圧を上昇させることにより、表示は黒から白へと変化していくので、ノーマリー・ブラック・モードとなる。

【発明が解決しようとする課題】このように、液晶表示装置では、所定の電極が形成された一対の基板間に装填された液晶に所望の電圧を印加することで、液晶層中の光の旋回或いは複屈折を制御することにより目的の透過率或いは色相を得、表示画像を作成する。即ち、液晶の配向を変化してリターデーション量を制御することで、TN方式においては透過光強度を調整できると共に、ECB方式においては波長に依存した分光強度を制御して色相の分離も可能となる。しかしながら、液晶の特性により、液晶の配向制御に対する応答速度の遅さが問題となっていた。

【課題を解決するための手段】本発明は、これらの課題を解決するために成され、複数形成された表示電極と対向電極との間に垂直配向された液晶分子を有する液晶層が設けられ、電界により上記液晶分子の配向を制御する垂直配向方式の液晶表示装置であって、上記液晶層の液晶として使用する液晶の屈折率異方性 $\Delta n$ と、上記表示電極と上記対向電極との間の距離であるセルギャップd [ $\mu m$ ]との関係が、 $\Delta n \cdot d < -0.033 \cdot d + 0.88$ を満足する構成である。これにより、応答時間を短縮できる。

【発明の実施の形態】図1及び図2に本発明の実施の形態に係る液晶表示装置の単位画素構造を示す。図1は平面図、図2は図1のA-A線に沿った断面図である。基板(10)上に、Cr、Ta、Mo等のメタルからなるゲート電極(11)が形成され、これを覆ってSiNxまたはSiO<sub>2</sub>等からなるゲート絶縁膜(12)が形成されている。ゲート絶縁膜(12)上には、p-Si(13)が形成されている。p-Si(13)は、この上にゲート電極(11)の形状にバーニングされたSiO<sub>2</sub>等の注入ストッパー(14)を利用して、燐、砒素等の不純物を低濃度に含有した(N-)低濃度(LD: Lightly doped)領域(LD)、及び、その外側に同じく不純物を高濃度に含有した(N+)ソース及びドレイン領域(S, D)が形成されている。注入ストッパー(14)の直下は、実質的に不純物が含有されない真性層であり、チャンネル領域(CH)となっている。これら、p-Si(13)を覆ってSiNx等からなる層間絶縁膜(15)が形成され、層間絶縁膜(15)

上には、Al、Mo等からなるソース電極(16)及びドレイン電極(17)が形成され、各々層間絶縁膜(15)に開けられたコンタクトホールを介して、ソース領域(S)及びドレイン領域(D)に接続されている。この TFT を覆う全面には、SOG (SPIN ON GLASS)、BPSG (BORON-PHOSPHOSILICATE GLASS)、アクリル樹脂等の平坦化絶縁膜(18)が形成されている。平坦化絶縁膜(18)上には、ITO (indium tin oxide) 等の透明導電膜からなる液晶駆動用の表示電極(19)が形成され、平坦化絶縁膜(18)に開けられたコンタクトホールを介してソース電極(16)に接続されている。これら全てを覆う全面には、ポリイミド等の高分子膜からなる配向膜(20)が形成されている。一方、液晶層を挟んで基板(10)に対向する位置に設置された別のガラス基板(30)上には、ITOにより全面的に形成された共通電極(31)が設けられ、共通電極(31)上にはポリイミド等の配向膜(33)が形成されている。本発明では、配向膜(20)、(33)及び液晶(10)を、液晶分子(41)が垂直となるものが選定されている。更に、表示電極(19)と対向する位置の共通電極(31)側には、Y字状のスリットを上下対称に連結して成る配向制御窓(50)が形成されている。この配向制御窓真下の液晶分子(41)には傾斜させるほどの電界がかかるないので垂直に配向するが、その周りには図2の点線で示すような電界が発生し、液晶分子(41)はその長軸が電界に直角な方向に配向制御される。また、表示電極(19)のエッジにおいても同様、液晶分子(41)はその長軸が電界に直角な方向に配向制御され、これらの液晶分子の傾斜が液晶の連続性によって内部の液晶にまで伝わる。よって、液晶分子(41)の配向制御方向は、図1の矢印で示すように、表示電極(19)の中央部分ではほぼ同一の方向となり、視野特性や透過率がよくなる。以上のような構成の液晶表示装置において、駆動電圧Vと透過率Tの関係を図3に示す。この図3において、実線し1は、液晶の屈折率異方性 $\Delta n$ とセルギャップdの積が大きい場合を示し、破線し2は、液晶の屈折率異方性 $\Delta n$ とセルギャップdの積が小さい場合が示している。ここで、液晶の屈折率異方性 $\Delta n$ とセルギャップdの積 $\Delta n d$ はリターデーションと呼ばれ、この図3から分かるように、同じ透過率を得るのに積 $\Delta n d$ が小さい方が、駆動電圧範囲を大きくとることができる。そして、応答速度はこの駆動電圧が大きいほど速くなるので、積 $\Delta n d$ が小さい方が好ましい。更に、応答速度はセルギャップdが大きいと遅くなり、小さいほど速くなる。ここで、一般に、応答速度 $\tau$ は、電圧を印加し始めてから90%の透過率が得られるまでの時間を $\tau_r$ 、電圧の印加を停止してから透過率が10%に低下するまでの時間を $\tau_d$ とすると、 $\tau = (\tau_r + \tau_d) / 2$ と表され、その実用範囲は、

$$(\tau_r + \tau_d) / 2 \leq 80 \text{ [msec]} \dots \dots \dots (1)$$

である。そこで、本願出願人は、 $\Delta n \cdot d$  及び  $d$  を変化させながら応答時間を測定し、図4に示す実験結果を得た。図4において、縦軸は  $\Delta n \cdot d$ 、横軸は  $d$ 、○、□、◎、●、×の右側の括弧内の数字は、 $\Delta n \cdot d$  の値と  $d$  の値に応じた応答時間  $t$  を示している。例えば、最も左上の○は、 $d$  が 3.6  $\mu\text{m}$ 、 $\Delta n \cdot d$  が 1 でありこの場合の応答時間は 25.0 ms となる。1 つ下の×は、 $d$  が 3.6  $\mu\text{m}$ 、 $\Delta n \cdot d$  が 0.8 うでありこの場合の応答時間は 15.0 ms となる。これから 1 つ下の◎は、 $d$  が 3.6  $\mu\text{m}$ 、 $\Delta n \cdot d$  が 0.7 うでありこの場合の応答時間は 7.5 ms となる。ここから 1 つ下の●は、 $d$  が 3.6  $\mu\text{m}$ 、 $\Delta n \cdot d$  が 0.5 2 でありこの場合の応答時間は 1.8 ms となる。ここから 1 つ下の○は、 $d$  が 3.6  $\mu\text{m}$ 、 $\Delta n \cdot d$  が 0.4 2 でありこの場合の応答時間は 0.8 ms となる。

$$\Delta n \cdot d < -0.033 \cdot d - 0.88 \dots \dots \quad (2)$$

となる。上記(2)式の範囲を超えると、セルギャップ  $d$  が厚くなることによる影響と、図3に示すVT特性が急峻となることにより駆動電圧範囲が小さくなることによって、応答速度が極端に低下する。以上のように、上記(2)式を満足させるよう、 $\Delta n$  とセルギャップを決定すれば、応答時間を短縮させることができる。

【発明の効果】以上の説明から明かなように、液晶の屈折率異方性  $\mu_{11}$  とセルギャップ  $d$  の積  $\Delta n \cdot d$  の値を  $-0.33 \cdot d + 0.88$  より小さくするようにしたので、応答時間を短縮することができる。

### 【図面の簡単な説明】

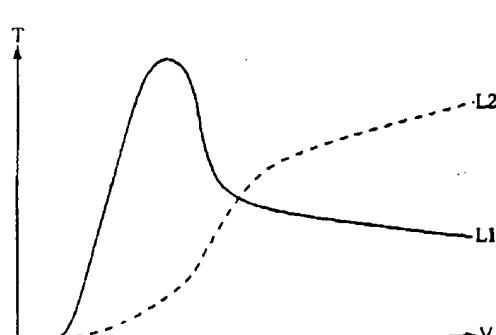
### 【図1】本発明の実施の形態にかかる液晶表示装置の単位画素部の平面図である。

【図2】図1のA-A'線上に沿った断面図である。

【図3】透過率と駆動電圧の関係を示すグラフである

【図4】 $\Delta n \cdot d$  と  $d$  と応答速度との関係を示すグラフである

【図9】従来の液晶表示装置の単位画素部の平面図である。



### 〔圖31〕

時間は1.2msとなる。ここから1つ下の○は、dが3.6μm、 $\Delta n \cdot d$ が0.35でありこの場合の応答時間は7msとなる。つまり、セルギャップdが3.6μmの場合は、 $\Delta n \cdot d$ が約0.77以下でないと実用範囲に入らない。また、 $\Delta n \cdot d$ が同じ値である場合、セルギャップdが大きくなると応答速度は長くなり、たとえば、 $\Delta n \cdot d$ が0.75のときにdが3.6μmであれば応答速度は7.5msと充分実用範囲内にはいるが、dが3.0μm以上では実用限度の8.0msを越えてしまう。つまり、この図4に示される実験結果より、実線の矢印で示されるように、 $\Delta n \cdot d$ とdの関係が破線で示す直線よりも下の範囲内の場合に、応答速度が実用範囲を満足することができる。そして、この範囲を式数で表せば、

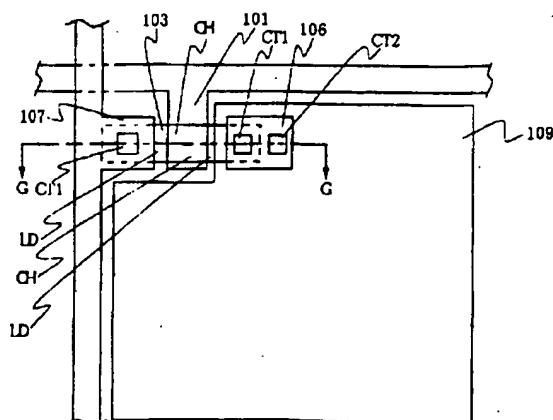
- 0.88 . . . . (2)

【図6】図4のG-G線に沿った断面図である。

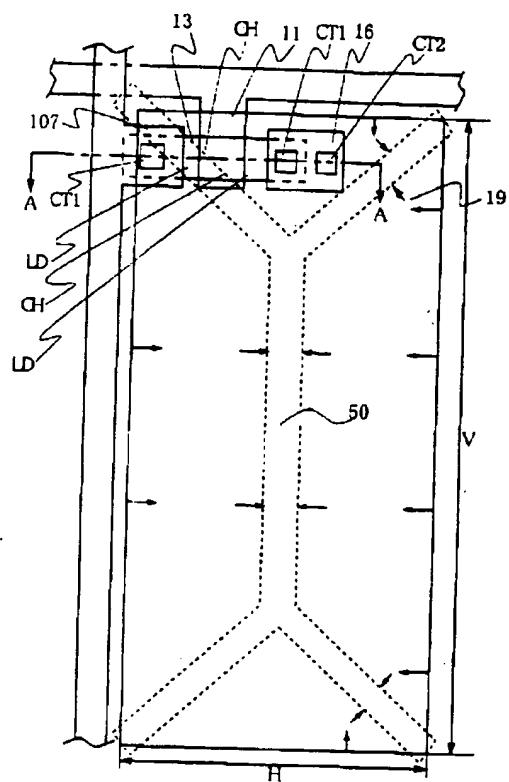
### 【符号の説明】

- 10 ガラス基板
- 11 ゲート電極
- 12 ゲート絶縁膜
- 13 p-si
- 14 注入ストッパー
- 15 層間絶縁膜
- 16 ソース電極
- 17 ドレイン電極
- 19 表示電極
- 20 配向膜
- 30 ガラス基板
- 31 共通電極
- 33 配向膜
- 40 液晶
- 41 液晶分子
- 50 配向制御窓

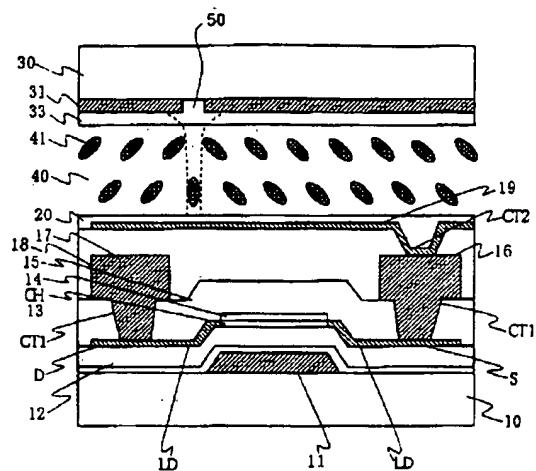
〔四〕



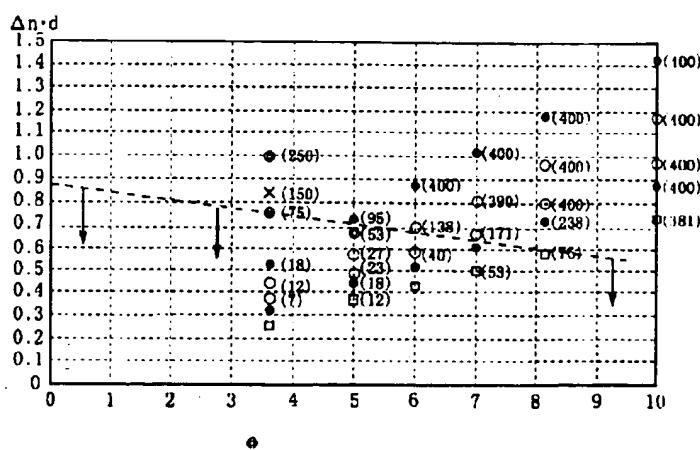
【図1】



【図2】



【図4】



【図6】

